# 第3章作业part2

3.22 某按字节编址的计算机系统，使用了40位地址线，16位数据线，请问该计算机存储器空间的最大寻址范围是什么？

**[补充3.36]** 某按字节编址的计算机系统，有14根地址线，8根数据线，用4片4K×8位的SRAM芯片构成16K×8位的存储器。请①画出4片SRAM芯片与CPU的连接图；并②列出4片SRAM芯片的地址范围。

3.24 试用4K×8位的芯片构成4K×16位的存储器。

3.27 设计一个用4片4K×8位的芯片构成8K×16位的存储器。

[修改版]3.10 从DDR到DDR5有哪些改进？

3.18 Cache line应该含有那些基本信息项？

3.19 Cache常用的替换策略有哪些？

**[补充3.37]** 以下关于Cache说法正确的是（ ）

1. 贯穿读出（Look Through）方式下，CPU得到的所有数据都是从Cache中读出的
2. 旁路读出（Look Aside）方式下，CPU得到的所有数据都是从Cache中读出的
3. 写通方式（Write Through）方式下，CPU写入存储器的数据可能不经过Cache
4. 写回方式（Write Back）方式下，CPU写入存储器的数据可能不经过Cache

3.20 某计算机按字节编址，其主存容量为1MB，Cache容量为16KB，Cache和主存之间交换的块大小为64B，采用直接相联映射方式。

（1）Cache共有多少个字块（Cache line）？

（2）主存地址为02021H的单元装入Cache后对应的Cache地址是？

（3）主存地址为02021H的单元装入Cache后存放在Cache中的第几字块中（Cache起始字块为第0字块）？

3.21 某计算机按字节编址，其主存容量为1MB，Cache容量为16KB，Cache和主存之间交换的块大小为64B，采用8路组相联映射方式。

（1）主存地址中页号s、页内块号u、块内地址W各占多少位？

（2）主存地址为02021H的单元装入Cache后存放在Cache中的第几组（起始组为第0组）？

（3）Cache line对应的Tag字段占用多少位？

3.12 虚拟存储器解决了哪些问题？

**[补充3.38]** 假定主存地址为32位，按字节编址，指令Cache和数据Cache与主存之间均采用8路组相联映射方式、直写(Write Through)写策略和LRU替换算法，主存块大小为64B，指令Cache和数据Cache容量均为32KB，开始时Cache均为空。请回答下列向题。

(1)Cache每一行中标记(Tag)、LRU位各占几位？是否有修改位？

(2)有如下C语言程序段：

for(k=0; k<1024; k++) s[k]=2\*s[k];

若数组s及变量k均为int型，int型数据占4B，变量k分配在寄存器中，数组s在主存中的起始地址为0080 00C0H，则该程序段执行过程中，访问数组s的数据Cache缺失次数为多少？

**[补充3.39]** 某计算机主存地址为24位，采用分页虚拟存储管理方式，虚存空间大小为4GB，页大小为4KB，按字节编址。某进程的页表部分内容如下表所示。

|  |  |  |
| --- | --- | --- |
| 虚页号 | 实页号（页框号） | 存在位 |
| 82 | 024H | 0 |
| ... | ... | ... |
| 129 | 180H | 1 |
| 130 | 018H | 1 |

当CPU访问虚拟地址0008 2840H时，虚实地址转换的结果是。（ ）

1. 得到主存地址02 4840H
2. 得到主存地址18 0840H
3. 得到主存地址01 8840H
4. 检测到缺页异常